

## DLC成膜用パルス電源

🔊 パルス電源, パルスパワー (Pulsed Power), 磁気パルス圧縮回路, DLC

\* 笹本栄二 Eiji Sasamoto

### 概要

パルス電源は、瞬間的な大電力を出力する装置である。当社のパルス電源は、磁気パルス圧縮回路方式を採用しており、高精度で安定的な高繰り返し運転ができる電源となっている。その応用例として、DLC (Diamond-Like Carbon) 成膜の実験を行った。ここで用いたパルス電源の出力特性は、出力電圧30kV, 出力パルス幅100ns以下, 繰り返し周波数6kHz, 出力エネルギー約2J/pulse (平均電力; 約12kW) である。



DLC成膜実験用パルス電源

### 1. ま え が き

パルス電源とは、マイクロ秒やナノ秒という極短時間にパルス状の大電力を出力する装置である。特に高電圧・大電流を瞬間的に出力するパルス電源では、磁気パルス圧縮回路と呼ばれる回路技術が有効である。磁気パルス圧縮回路は、磁性材料の飽和特性を利用したスイッチングとLC共振を利用して立ち上がり時間の短いパルスに時間圧縮するものである。このパルス電源は、パルスパワー (Pulsed Power)<sup>(1)</sup> と呼ばれる技術分野で使用され、広く応用が進められている。本稿では、当社のパルス電源の技術とその応用例としてダイヤモンドライクカーボン (DLC: Diamond-Like Carbon)<sup>(2)</sup> 成膜実験結果を紹介する。

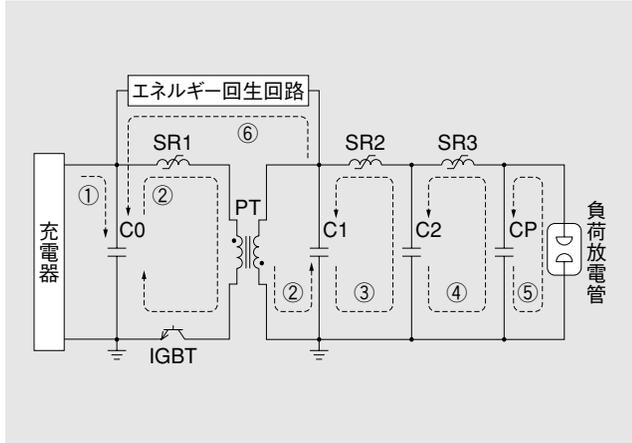
### 2. パルス電源の技術

当社のパルス電源は、コンデンサに蓄えたエネルギーを半導体スイッチと磁気パルス圧縮回路でナノ秒レベルの短パルス出力に変換する方式を採用している<sup>(3)(4)</sup>。以下にその回路構成と動作原理を紹介する。

#### 2.1 パルス発生回路の回路構成

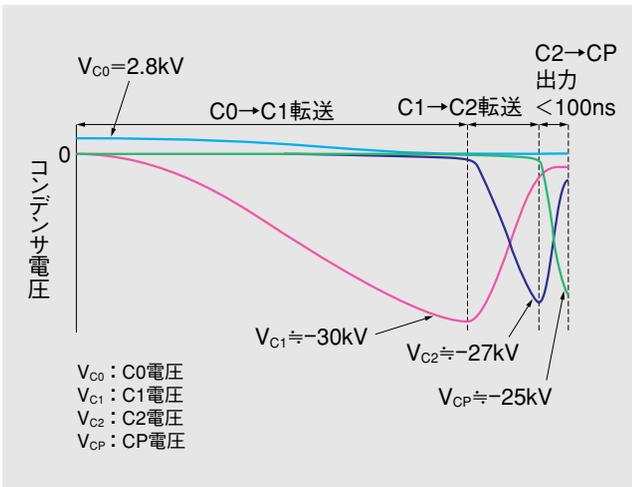
第1図にパルス発生回路の主要な回路構成を示す。パルス発生回路は、半導体スイッチIGBT (Insulated Gate Bipolar Transistor) とパルストランスPT, 及び可飽和リアクトルSR1~SR3とコンデンサC0・C1・C2・CPから構成される。可飽和リアクトルは磁性材料に特長があり、電流の小さい非飽和領域では非常に高い透磁率であるが、電流が増加して磁束密度が磁気飽和レベルに達すると、それ以降はほとんど磁束が増加しないとい

\*製品開発部



第1図 パルス発生回路の回路構成

パルス発生回路の回路構成を示す。磁気パルス圧縮回路により負荷へ短パルス出力し、エネルギー回復回路によりC0にエネルギー回生している。



第2図 パルス発生回路の動作波形（模式図）

パルス発生回路（C0→CP転送時）のパルス圧縮動作の模式図を示す。

う特性がある。そのためこの可飽和リアクトルに電圧を加えると、電流が少ないうちは大きなインダクタンスとして電流の変化を抑制するが、ある電流を超えるとあたかも空心リアクトルのようにインダクタンスが小さくなり、電流が急激に増加する。このように電流の大きさにより2つのインダクタンスが切り替わるスイッチ特性とコンデンサを組み合わせれば、第2図の模式図に示すように、次のような動作でパルス圧縮を行うことができる。

### 2.2 パルス発生回路の動作原理

(1) まず充電器により第1図の破線①の電流路によりC0を所定の電圧に充電する。またこの充電期間中に、第1図では省略しているが、可飽和リアクトルに第2巻線を施してバイアス磁界をかけて初期磁化状態にしておく。

(2) 第1図のIGBTを一定時間だけオンすると、破線②のようにC0からSR1とPTを介して、PTの二次側のC1へ充電が行われる。このときSR1が非飽和のうちは、電流の増加が少ないためにC1の電圧はゆっくりと上昇するが、SR1が飽和に達すると電流が急増してあたかも空心リアクトルとコンデンサのような充電電圧特性となり、第2図中では-30kVまで上昇している。

(3) 次段のSR2には破線③の電流が流れるが、 $V_{C1}$ の電圧が上昇しても最初はSR2が非飽和領域であるため電流増加が遅い。しかし、ちょうど $V_{C1}$ が-30kVの時点で飽和に達すると、電流が急増してC2を急激に充電するようになる。ここでSR2の飽和時インダクタンスをSR1より小さくしておけば、SR1とC0の共振周期よりもSR2とC2の共振周期の方が短くなり、 $V_{C2}$ のように短時間の電圧パルスが生じる。

(4) 同様にSR3とCPをもう一段構成すると破線④のようなパルス圧縮が行われ、CPには100ns以下という極短時間のパルス幅の電圧が得られる。

(5) CPに発生したパルス電圧により、負荷放電管の電極間は高電圧となり破線⑤のように放電を行う。第2図では省略しているが、負荷が低インピーダンスの場合、この放電時に負荷で吸収されない余剰エネルギーがCPに極性反転して戻ってくる。このエネルギーは共振しながらパルス圧縮回路を逆流しC1まで戻ってくる。

(6) これを破線⑥のようにエネルギー回復回路を通してC0に回生する。このエネルギー回生により、余剰エネルギーが再利用できるため効率が向上し、さらにCPが再充電されて再度放電が起こる異常動作を防止することができる。

パルス電源は、上記(1)から(6)までの動作を高い繰り返し周波数で行うものであり、第2図に示すような圧縮例では、出力パルス幅100ns以下、出力電圧-25kV、繰り返し周波数6kHzで動作できている。

## 3. DLC成膜実験用パルス電源

### 3.1 DLCとは

DLCは硬質皮膜の一種で、ダイヤモンドの $sp^3$ 結合とグラファイトの $sp^2$ 結合の両者を炭素原子の骨格構造としたアモルファス炭素膜である。アモ

ルファス炭素膜を $sp^2$ 結合と $sp^3$ 結合及び水素の三元図を用いて表したのが**第3図**であり、硬さ10GPa以上のものが一般的にDLCと呼ばれている。

DLCはダイヤモンドとグラファイトの物性を併せ持つ、言わば「中庸」の材料であり、配合により様々な物性や機能を得ることができ、機械部品などのコーティング材料として広く普及している。**第4図**に代表的なDLCの特徴と応用例を示す。

### 3.2 DLCの成膜方法

**第5図**にDLC成膜方法の概念図を示す。DLCは様々な成膜方法が提案されているが、「原料」、「エネルギー源」、「リアクタ（反応炉）」の3つの要素が必要である。原料としては、気体（メタンなど）や固体（グラファイトなど）で炭素を含むものが用いられる。エネルギー源としては、高周波電源やパルス電源などによる放電が用いられ、原料をイオン化する。リアクタとしては、チャンバ内に設置された放電電極などが用いられ、リアクタ内に基板を設置してDLCをコーティングする。

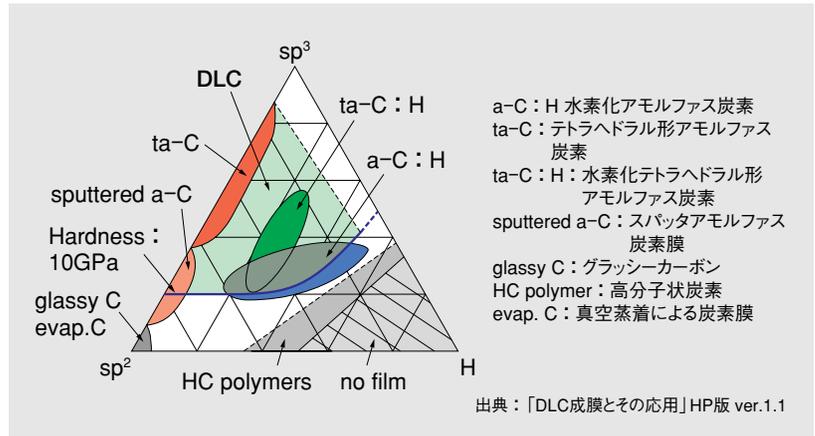
ここで、エネルギー源としてパルス電源を用いると次のような特長のあるDLC成膜が期待できる。

- (1) 大気圧又は準大気圧でDLC成膜できる。
- (2) アーク放電になりづらく欠陥が少ない。
- (3) 低温で成膜でき、基板の選択性が広がる。

次項では、実験に用いたパルス電源について紹介する。

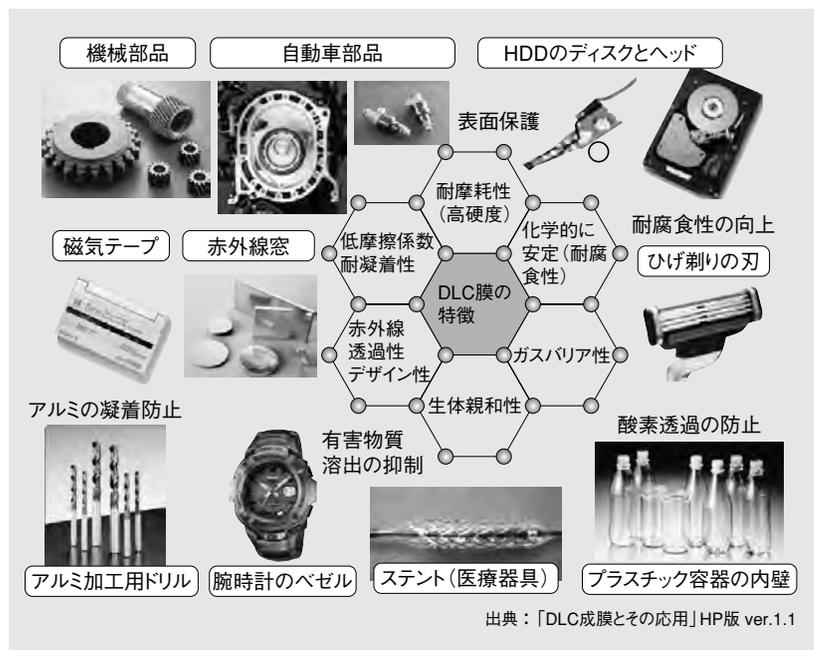
### 3.3 DLC成膜用実験用パルス電源

**第1表**にDLC成膜実験に用いたパルス電源の主な仕様を、**第6図**に外観を示す。この電源は三相200V電源を入力して、出力電圧30kV（負極性）、出力パルス幅100ns以下のパルスを、繰り返し周波数6kHz（1秒当たり6000



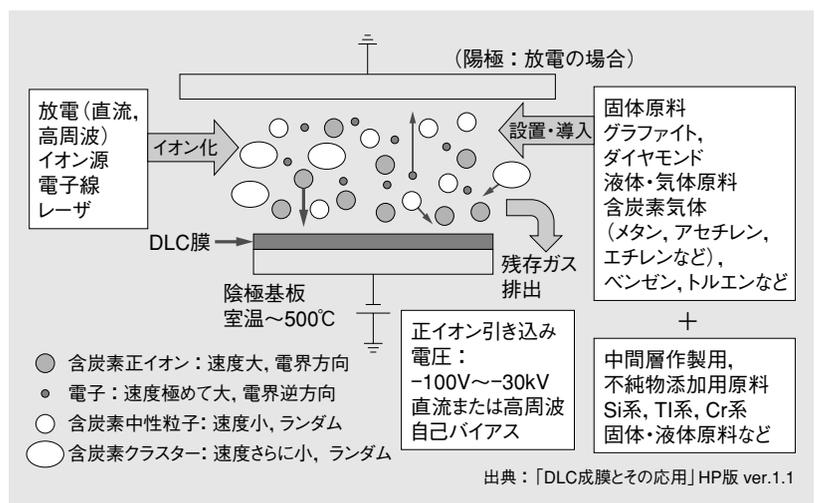
**第3図** アモルファス炭素膜の分類

アモルファス炭素膜の分類を $sp^2$ 結合と $sp^3$ 結合及び水素の三元図で示す。



**第4図** DLCの特徴と応用の概観図

DLCの物性や機能の特徴と応用例を示す。



**第5図** DLCの成膜方法の概念図

DLCの成膜方法の概念図を示す。炭素を含む材料を放電電極間に導入し、エネルギー源によってイオン化して基板にDLC膜をコーティングする。

**第1表 DLC成膜実験用パルス電源の仕様**

DLC成膜実験用パルス電源の仕様を示す。

項目	仕様値
入力電源	三相200V, 50/60Hz
出力電圧	≤30kV (負極性)
出力パルス幅	≤100ns
繰り返し周波数	≤6kHz
出力エネルギー	約2J/pulse
平均出力電力	約12kW
瞬間電力(ピークパワー)	約20MW
寸法	W900×H1700×D800mm
冷却方式	水冷



**第6図 DLC成膜実験用パルス電源**  
パルス電源の外観を示す。

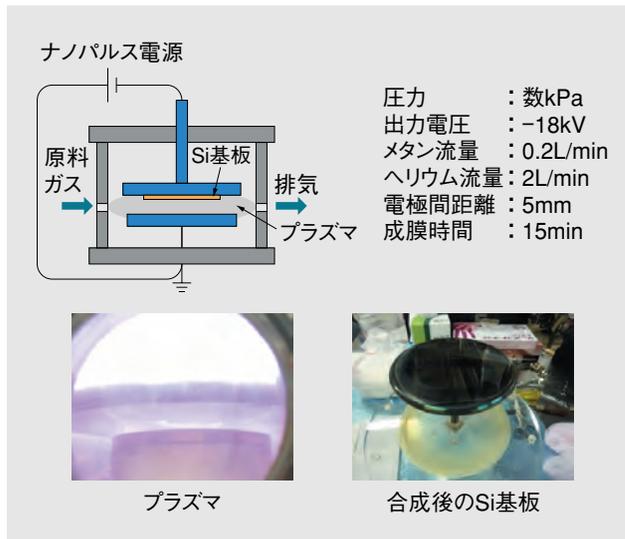
パルス)で出力することができる。その出力エネルギーは、1パルス当たり約2Jで、平均電力は約12kW、パルス出力する時の瞬間電力は約20MWとなる。

**4. DLC成膜実験**

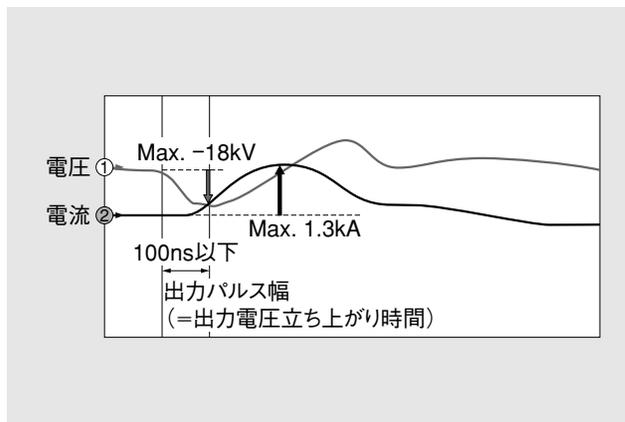
本項では、前項のパルス電源を用いて東京工業大学の大竹尚登教授と共同でDLC成膜実験を行った結果を紹介する<sup>6)</sup>。特にこの実験では、当社パルス電源の特長である高電圧・大電流を利用して大面積のDLC成膜を行うことを目指した。

**4.1 DLC成膜実験装置と実験条件**

第7図に実験装置と実験条件の概要を示す。この実験では、低圧下(数kPa)でのCVD法(CVD: Chemical Vapor Deposition, 化学気相成長法)でDLC成膜を行った。チャンバはφ200×300mm程



**第7図 DLC成膜実験装置と実験条件**  
DLC成膜実験装置と実験条件を示す。

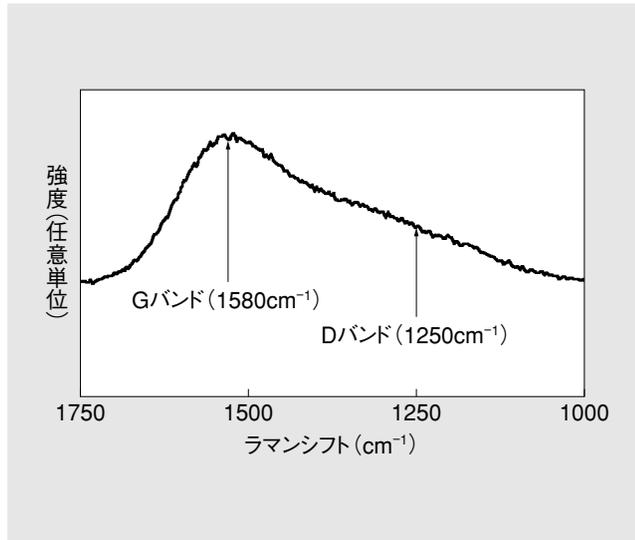


**第8図 パルス電源出力波形(放電波形)**  
DLC成膜実験時のパルス電源出力波形を示す。

度の円筒容器を用い、その中にφ150mmの対向電極を5mmの距離で配置して第8図に示すパルスパワーを印加し、原料ガスとしてメタンを流してプラズマを発生させてSi基板に15分間の成膜を行った。

**4.2 DLC成膜実験結果**

第9図に実験で得られたDLC膜のラマンスペクトルを示す。1580cm<sup>-1</sup>付近のG(Graphitic)バンドと1250cm<sup>-1</sup>付近のD(Disordered)バンドの2つのブロードなピークからなっていることから、合成された膜がDLCであることが分かる。このDLC膜をSi基板及びφ150mmの電極に大面積で成膜できたが、各部のラマンスペクトルを観察したところ、均一性には課題が残る結果であった。今後は、電極構造やガス流路などを改善して均一な成膜を目指していく。



**第9図 DLC膜のラマンスペクトル**  
実験で得られたDLC膜のラマンスペクトルを示す。

また、DLC膜の硬さをナノインデンテーション試験で測定した。その結果、14GPa以上の硬度があり、DLCとして十分な硬さを有する膜を合成できたことが分かった。

## 5. む す び

当社のパルス電源技術とその応用例として、DLC成膜実験結果を紹介した。パルス電源は本稿で紹介した応用例以外にも排ガス処理・水処理など様々な分野で使われており、これからますます用途が拡大すると予想される。今後も技術の向上

に努めるとともに、製品のバリエーションを増やして適用分野の拡大を図っていく所存である。

・本論文に記載されている会社名・製品名などは、それぞれの会社の商標又は登録商標である。

### 《参考文献》

- (1) 原，秋山：高電圧パルスパワー工学，森北出版，1991
- (2) 大竹：「DLC成膜とその応用」HP版 ver.1.1  
[http://www.mech.titech.ac.jp/~seikei/ohtakenaoto/HP2/about\\_DLC1.pdf](http://www.mech.titech.ac.jp/~seikei/ohtakenaoto/HP2/about_DLC1.pdf)
- (3) 佐久川：高繰り返しパルスパワー発生技術，プラズマ・核融合学会誌，Vol. 79，2003 No. 1，pp. 15～19
- (4) 笹本：パルス電源応用技術，明電時報，通巻323号，2009 No. 2，pp. 56～61
- (5) 宮武，大竹：ナノパルス電源を用いたDLCの合成，イノベーション・ジャパン2010

### 《執筆者紹介》



笹本栄二 Eiji Sasamoto  
パルス電源の開発・設計に従事