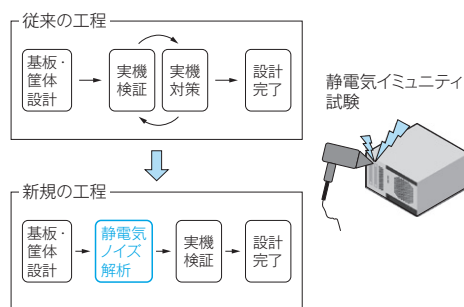


静電気ノイズ解析技術の確立

榊原 洸一 Koichi Sakakibara
大古田 徹 Toru Ogoda
越谷 涼 Ryo Koshiya
鈴木 陽 Yo Suzuki

キーワード 電磁界解析, 静電気, EMC, 低電圧化

概要



静電気ノイズ解析 適用フロー

半導体デバイスの低電圧化及び高速化によって、電子機器製品の静電気ノイズに対する耐量を確保することが困難になっている。

従来は、実機による静電気イミュニティ試験で耐量を確認し、対策と試験を繰り返すことで必要な耐量を確保していたが、対策に要する工数増大によって、工程遅延の要因になっている。

そこで、電磁界解析ツールを用いたプリント基板及びユニットの静電気ノイズ解析技術を確立した。解析することで、静電気ノイズの印加で引き起こされる電磁界分布の可視化や特定の信号線への影響を確認できる。その結果、静電気ノイズがデバイスに与える影響を定量的に評価でき、手戻りを減らし、高いノイズ耐量を持った高品質な製品を早期に市場投入することができるようになる。

1 まえがき

冬場に、車や家のドアに触れた時にパチッとした経験が一度はあると思う。それが静電気である。人が電子機器製品に触れる時、同様に静電気放電が発生する可能性がある。発生した静電気は、静電気ノイズとして電子機器の内部に影響を与え、誤動作・停止・故障などを引き起こす要因となっている。電子機器製品の誤動作は、システム全体の障害に波及する可能性があり影響は甚大である。

静電気ノイズによる不具合の有無を調査するために、従来から静電気を発生させる試験機を使用し、電子機器製品にノイズを印加して耐量を確認する試験を実施している。試験の結果、耐量が不足している場合は対策を講じる必要がある。対策の結果が不十分の場合は、対策と試験を繰り返すことになり、対策工数が膨大にかかることがある。よって、

限られた開発期間の中で、効率的に静電気ノイズ対策を行うことが求められる。

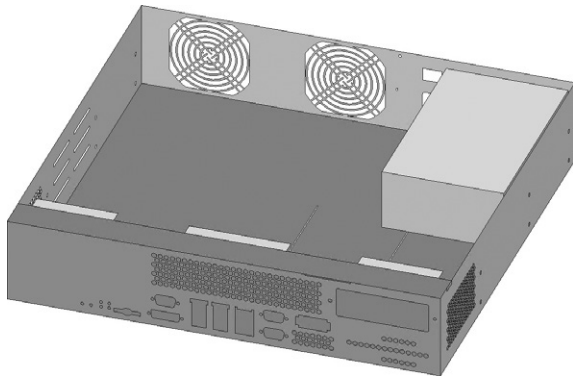
そこで、当社では電磁界解析ツールを用いた静電気ノイズ解析技術を確立し、開発期間の短縮を図っている。本稿では、静電気ノイズ解析技術を紹介する。

2 静電気ノイズ解析技術

2.1 モデリング技術

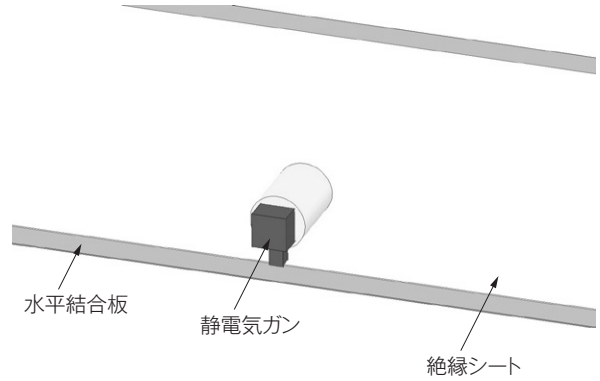
解析結果の精度と解析にかかる時間はトレードオフの関係にあり、実機試験環境を全てモデル化すると解析時間が増大してしまう。そこで、適度に簡易化を行い静電気ノイズによる影響が捉えられるようにモデリングを行っていく。

(1) 筐体モデル (第1図) 3次元CADの設計データで筐体全体をモデル化する。静電気の経路になる



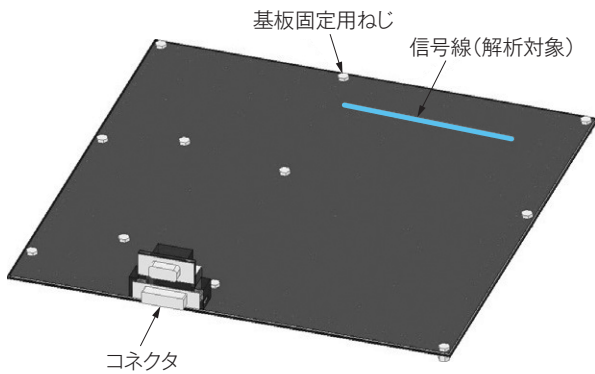
第 1 図 筐体モデル

3次元CADから取り込んだ筐体モデルを示す。



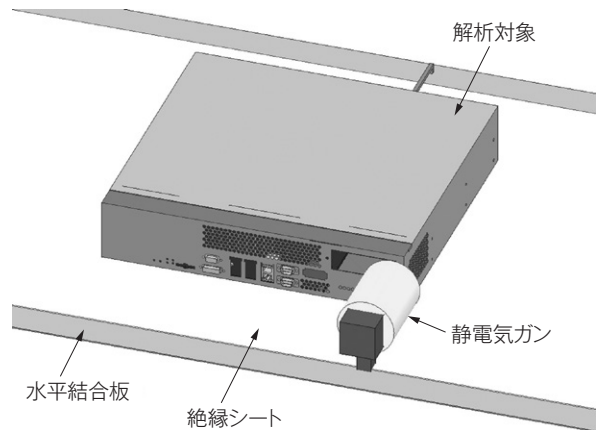
第 3 図 解析環境モデル

実機試験環境を参考に作成した解析環境のモデルを示す。(水平結合板・絶縁シート・静電気ガンモデル化している。)



第 2 図 プリント基板モデル

プリント基板CADから取り込んだプリント基板モデルを示す。



第 4 図 解析モデル

第 1 図・第 2 図・第 3 図の各モデルを組み合わせたモデルを示す。本モデルを使用して静電気ノイズ解析を行う。

可能性がある金属部分などをモデル化する。

(2) プリント基板モデル (第 2 図) プリント基板CADの設計データから、解析対象の信号及び静電気の経路となる部分(主にコネクタや基板固定用のねじ)を抜き出してモデル化する。

(3) 解析環境のモデル (第 3 図) 静電気ガンや実際の試験環境をモデル化する。試験条件に則った形で、周囲環境を設定する。しかし、試験環境全てをモデル化すると、解析空間が広がり解析時間の増大につながるため、環境の一部をモデル化している。

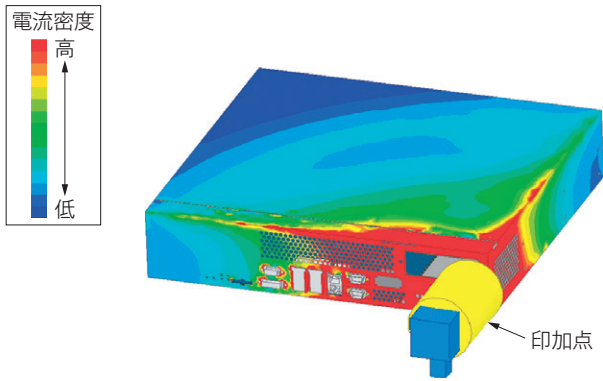
2.2 静電気ノイズ解析

2.1で製作したモデルを電磁界解析ツール(Ansys HFSS)内で組み合わせて解析を実施する。第 4 図に解析モデルを示す。解析対象に印加したい電圧値を設定し、印加する。解析結果は、電磁界

分布解析と電圧解析を確認する。

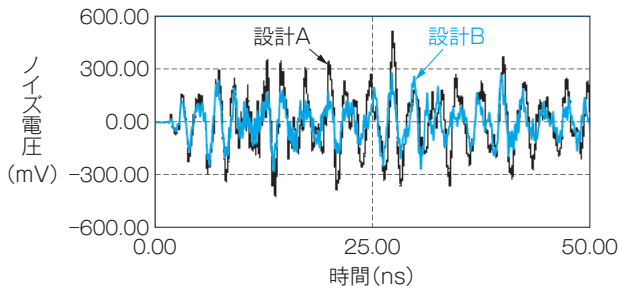
(1) 電磁界分布解析 ユニット表面の電流分布やユニット内部に発生している電磁界を解析できる。第 5 図にユニットの電流密度分布を示す。筐体に静電気を印加した際の電流経路を電流密度の大きさによって推測できる。

(2) 電圧解析 対象のデバイス及び配線の電圧を時間軸の波形で出力できる。第 6 図に二つの設計(設計A及び設計B)の電圧波形を示す。設計Aは静電気ノイズ対策部品を搭載していない場合、設計Bは静電気ノイズ対策部品を搭載した場合の設計である。二つを比較すると、設計Bの方が対象に重畳する電圧のピーク値が低下しており、影響が少ないことが分かる。



第5図 ユニットの電流密度分布

ユニット表面の電流密度の分布を示す。タイミングによって電流がどのように広がっているか確認できる。



第6図 特定配線の電圧波形

二つの設計（設計A及び設計B）の電圧波形を示す。

このように、電磁界分布などの視覚的に理解しやすい結果を用いて、筐体構造や基板レイアウトの決定に役立てることができる。また、特定のデバイスや信号線の電流・電圧を解析し、定量的な結果を用いて対策に使用する部品の効果を評価し、対策の是非を判断できる。

3 むすび

当社が取り組んでいる静電気ノイズ解析技術を紹介した。電磁界分布や電流・電圧を取得し、問題となり得る箇所が視覚的に分かることで、事前に対策を講じることができる。しかし、開発の設計段階で活用するためには、得られた解析結果を評価し、効率の良い対策案につなげる必要がある。

今後は、過去の静電気ノイズによるトラブル事例を活用し、静電気ノイズ解析で得られた結果の定量的な評価方法・判定基準を確立することで、開発の設計段階で対策ができるように取り組んでいく。

- ・Ansys HFSSは、米国ANSYS, Inc.の登録商標である。
- ・本論文に記載されている会社名・製品名などは、それぞれの会社の商標又は登録商標である。

《執筆者紹介》



榊原 洸一
Koichi Sakakibara

製品技術研究所
プリント配線板の配線設計及び解析業務に従事



大古田 徹
Toru Ogoda

製品技術研究所
プリント配線板の配線設計及び解析業務に従事



越谷 涼
Ryo Koshiya

製品技術研究所
通信関連機器の開発に従事



鈴木 陽
Yo Suzuki

製品技術研究所
電子機器製品の筐体設計及び解析業務に従事