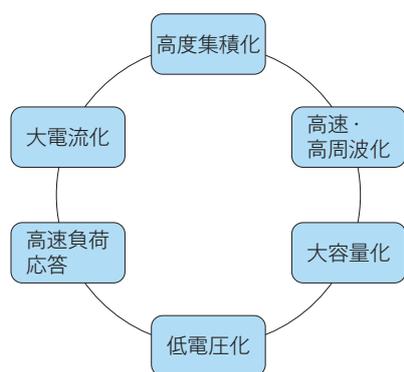


高速電子設計のための SI/PI解析技術

西ヶ谷直哉 Naoya Nishigaya
 ネルソン リュウ Nelson Liew
 山口幸訓 Yukinori Yamaguchi
 山下純弥 Junya Yamashita

キーワード 信号解析, 電源解析, EMC, 高速化, 低電圧化, 信号品質, 電源品質

概要



電子機器のトレンド

近年、電子回路の集積化技術が著しく進歩したことで、電子機器の性能も飛躍的に進歩した。

一方で、電子機器の高速・高周波化及び低電圧化によって、これまで考慮する必要がなかった多様な雑音（ノイズ）が電子機器の安定動作に悪影響を及ぼすことが懸念されている。

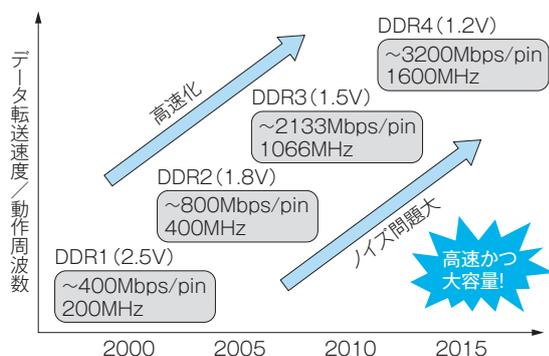
当社もお客様の要求に応えるため、高品質な製品を開発しており、これらの問題は開発の上流段階での抽出と対策が必要不可欠である。

そこで、このプリント基板の信号品質（SI：Signal Integrity）/電源品質（PI：Power Integrity）解析技術を有効活用し、信号品質及び電源品質に関する手戻りを無くすことで、高品質な製品を早期に市場へ投入することを目指している。

1 まえがき

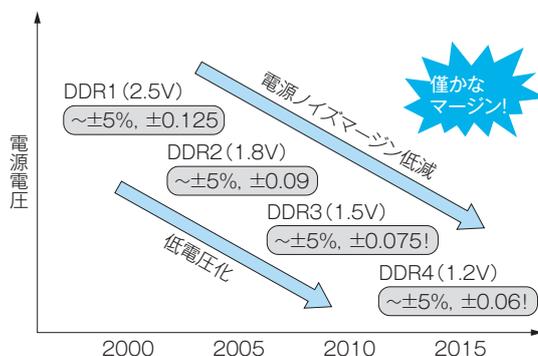
DDR（Double Data Rate）メモリなどのインタフェースの高速化に伴い、ドライバー IC（Integrated Circuit）からレシーバ IC までの信号を正しく伝送することが難しく（第1図）、さらにLSI（Large Scale

Integration）などの高速デジタルICの高性能化・低電圧化に伴い、電源の許容ノイズマージンが小さくなってきた（第2図）。従来の経験や勘による設計手法では、信号品質（SI：Signal Integrity）/電源品質（PI：Power Integrity）に関する課題を解決することができない。第3図にSI/PIに関する技



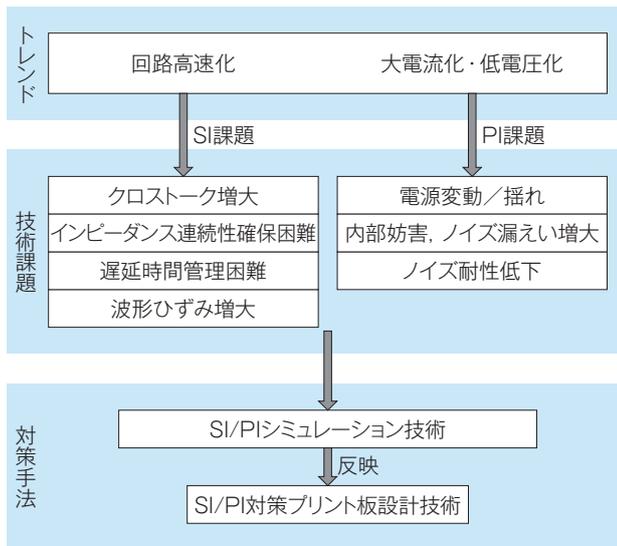
第1図 高速化に伴う問題

高速化とともに信号の遅延・反射・クロストークなどのSI問題が注目される。



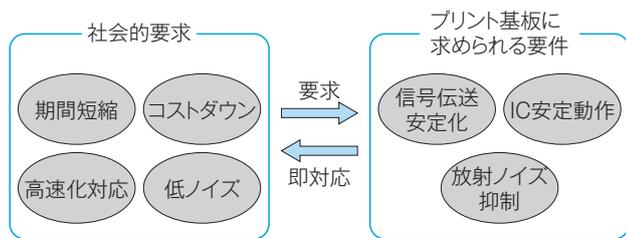
第2図 低電圧化に伴う問題

低電圧化による電源プレーンのインピーダンス上昇、電圧降下などのPI問題が注目される。



第3図 SI/PIに関する技術的課題

高速化・低電圧化に伴う技術的課題とその対策を示す。



第4図 要求と対応

お客様や市場の要求に対して、プリント基板開発における対応項目を示す。

術的課題を示す。

また高速化・低電圧化に伴い、プリント基板の設計が難しくなっているにもかかわらず、開発期間の短縮やコストダウンも求められている(第4図)。これらの課題を解決するために、開発の上流段階からSI/PI解析などの回路シミュレーションを駆使し、ノイズ対策の最適化や各種仕様の実現を見極めることで、高品質な製品を短期間でお客様に提供する。

本稿では、プリント基板の開発上流段階におけるSI/PI解析技術を紹介する。

2 SI / PI 解析

2.1 SI解析

第5図にSI解析を示す。プリント基板・コネク

タなどの高速信号の伝送路をモデル化し、送信側から受信側まで信号を乱れのない波形で伝送できるように信号品質を確保する。

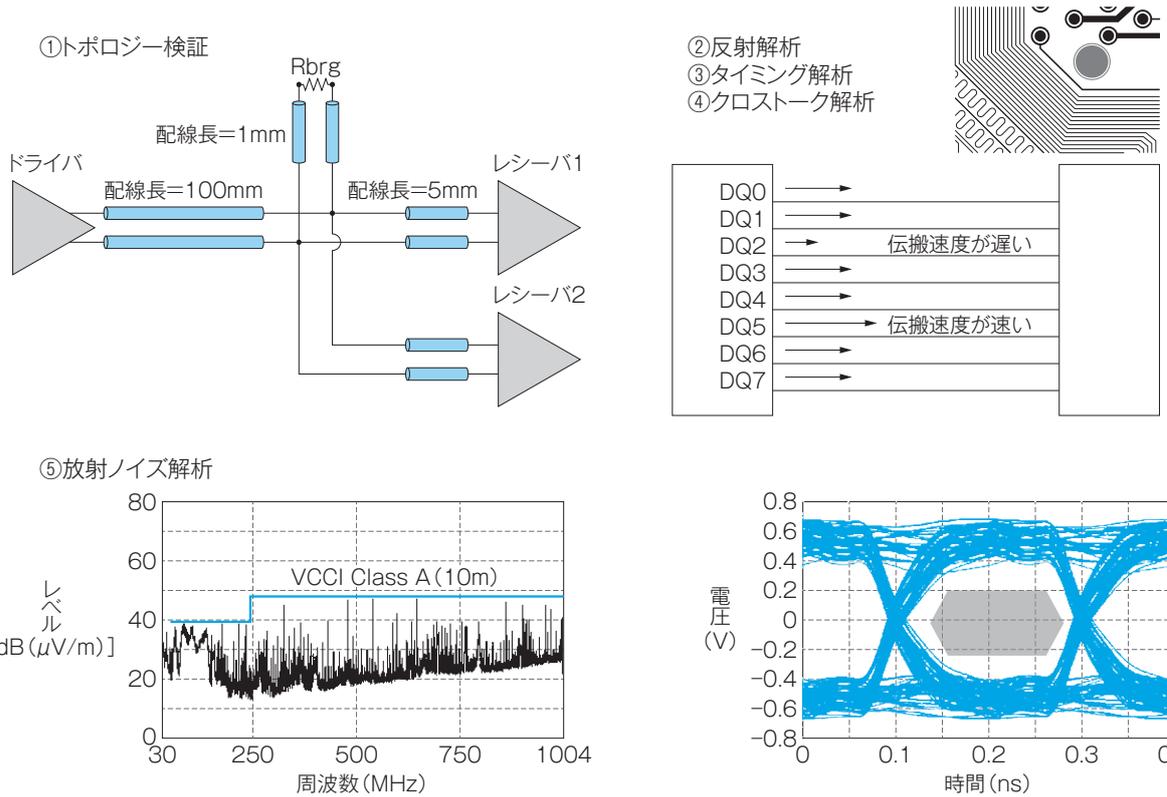
また、SI解析を実施することで、潜在的なノイズ問題を抽出し対策を講じることも可能になる。SI解析の実施項目は、以下のとおりである。

- (1) トポロジー検討 配線前の事前検討による回路定数やパターン形状の決定
- (2) 反射解析 非単調性による伝播遅延, オーバシユート, リンギング
- (3) タイミング解析 伝送インタフェース規格
- (4) クロストーク解析 隣接信号から受けるノイズ及び与えるノイズのレベル
- (5) 放射ノイズ解析 高速化・高周波化による不要電磁放射ノイズ

2.2 PI解析

第6図にPI解析を示す。LSIを含む電源供給路の電源インピーダンスを解析し、規定内に抑えることで電源品質を確保する。PI解析によるノイズ対策設計手法をプリント基板設計に適用することで、電源が安定した低ノイズの製品を創出する。PI解析の実施項目は、以下のとおりである。

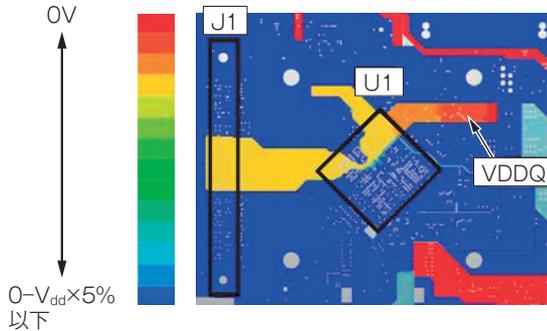
- (1) DC解析 プリント基板のパターン抵抗によるIRドロップ解析(電源電圧の低下を抑える)。単純なオームの法則
- (2) Z11(インプット・インピーダンス^(注1))解析 ICから見た電源-GNDプレーン間の入力インピーダンスの解析
- (3) Z21(トランスファー・インピーダンス^(注2))解析 ICに起因した放射ノイズ, 別のICやコネクタ/ケーブルに伝播するノイズ量を解析
- (4) パソコンの最適化 トータル電流量と電圧変動許容量から算出されるターゲット・インピーダンス^(注3)を満たすように, パソコン(コンデンサ)の定数を変更(追加・削減)
- (5) プレーン共振解析 電源プレーンに流れ込む電流が, プレーン内(電源-電源又は電源-GND間)で多重反射することで, 電圧変動が大きくなる(共振する)箇所を特定する解析



第5図 SI解析

伝送線路の品質確保としてSI解析が必要である。信号の遅延・反射・クロストークなどの課題解決の支援ツールとして活用している。

①DC解析

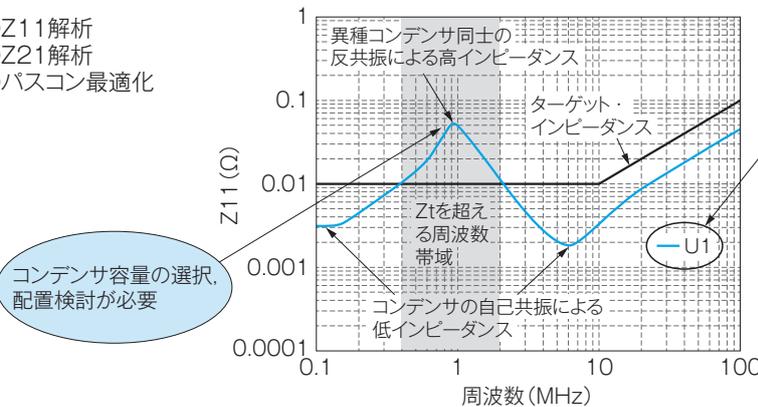


一般的に半導体の電圧降下に対する要求仕様は5%以内であるため、プリント基板における電圧降下は2%以下が望ましい。電圧降下割合が2%を上回る場合は、電源ベタを太くするなど対策すること。

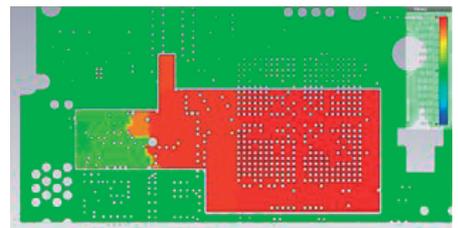
電源ネット名：VDDQ(+1.35V)

負荷IC	電圧(V)	電圧降下量(V)	電圧降下割合(%)	合否判定
U1	1.334	0.013	0.9	OK
J1	1.331	0.016	1.1	OK

- ②Z11解析
- ③Z21解析
- ④パスコン最適化



⑤プレーン共振



第6図 PI解析

電源分配回路の品質確保としてPI解析が必要である。電源プレーンのインピーダンス上昇・電圧降下などの課題解決の支援ツールとして活用している。

3 むすび

当社が取り組んでいるSI/PI解析技術の必要性と実施項目を紹介した。プリント基板の設計にSI/PI解析技術を適用することで、開発の上流段階で潜在的な問題箇所を抽出し対策を講じるため、信号品質及び電源品質に起因する手戻りも無くなり、お客様へ高品質な製品を提供することができる。

現在行っているシミュレーションでは、電源ラインから放出される伝導性妨害ノイズの抑制技術を確立している。今後は、機器から放出される放射性妨害ノイズの抑制技術を確立し、更には他の機器が発生する電磁波による誤動作の抑制技術を確立していく所存である。

・本論文に記載されている会社名・製品名などは、それぞれの会社の商標又は登録商標である。

(注記)

- 注1. インプット・インピーダンス：PIの指標となる基本パラメータ
- (1) 半導体における電源供給部の入力インピーダンスを表す。
 - (2) 対象となる負荷ICから見た電源供給回路のインピーダンス特性を表す。
 - (3) インピーダンスが小さいほど電源ノイズは小さくなる。

注2. トランスファー・インピーダンス：PIのみではなくEMIにも関係するパラメータ

- (1) ノイズ源からEMI上のアンテナとなる箇所間のカップリング特性を表す。
- (2) ノイズ源から他チップ/コネクタ/基板端までのノイズ伝搬特性を表す。
- (3) インピーダンスが小さいほど電源ノイズの伝搬効率が小さくなる。

注3. ターゲット・インピーダンス：電源インピーダンスを許容値内に抑えるための到達ゴール

《執筆者紹介》



西ヶ谷直哉
Naoya Nishigaya

製品技術研究所
プリント配線板の配線設計及び解析業務に従事



ネルソン リュウ
Nelson Liew

製品技術研究所
プリント配線板の配線設計及び解析業務に従事



山口幸訓
Yukinori Yamaguchi

製品技術研究所
情報関連機器の開発及び解析業務に従事



山下純弥
Junya Yamashita

製品技術研究所
情報関連機器の開発及び解析業務に従事