

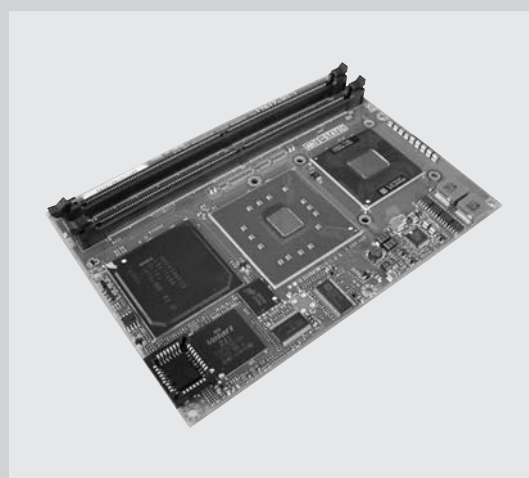
COM Express CPUボード

🔗 Com Express, RoHS, PCI Express, SATA, Core 2 Duo, 設計流用性, 高速伝送, シリアル伝送

* 生路裕一 Hiroichi Ikuji

概要

COM ExpressのCOMとは、Computer On Moduleの略である。COM Express規格は、PICMG^(注1)のCOM Express規格（PICMG COM.0）で定義される。COM Express規格のモジュールは、CPU機能をつかさどるCPUボードと周辺I/O機能をつかさどるキャリアボードで構成される。今回、COM Express規格のExtendedフォームファクタに準拠したCOM Express CPUボード（IZ61Z）を開発した。本ボードは、CPUとしてIntel社製Core 2 Duoを搭載し、次世代インタフェースであるSATA^(注2)、PCI Express^(注3)などをサポートしている。そのほかグラフィックス機能やレガシーインタフェース機能も搭載し、新旧インタフェースが混在したシステムが構築可能である。



COM Express CPUボード

1. ま え が き

COM ExpressのCOMとは、Computer On Moduleの略である。

COM Express規格は、PICMG^(注1)のCOM Express規格（PICMG COM.0）で定義される。

COM Express規格のモジュールは、CPU機能をつかさどるCPUボードと周辺I/O機能をつかさどるキャリアボードで構成される。**本稿では、COM Express CPUボード（以下、本CPUボード）の概要と仕様について紹介する。**

2. 開発の背景・コンセプト

2.1 背景

産業用コントローラ、組み込み形コントローラの市場において、PC/ATアーキテクチャは事実上の標準となっている。これは、Windowsの普及や

ソフトウェア資産の豊かさによるものである。しかしながら、最近のCPUやチップセットは急速に高度化・複雑化しており、コントローラの開発は期間・費用とも増大の一途をたどっている。これらの問題を解決するために、本CPUボードの開発を実施した。

本CPUボードは、核となるCPU機能をつかさどるボードであり、各コントローラの用途にあった仕様のボードを選択し搭載することができる。要求されるCPUスペックが同等なコントローラであれば、本CPUボードを共有して搭載することができるため、開発期間の短縮と開発費用の抑制が可能である。CPUやチップセットなどの主要な部品が製造中止になった場合も、COM Express仕様の部分を交換するだけでアップグレードすることができる。

また、本CPUボード（CPU部分）は、相互に接

*電子機器工場



続互換性が保証されているので、この部分を交換することにより、各アプリケーションの用途にあったCPU性能にアップグレード・ダウングレードすることができるという特長がある。

本CPUボードは小形に設計されるため、これを適用した装置やシステムを小形化することができる。

2.2 コンセプト

本CPUボードは、以下のコンセプトの上に実現された製品である。

- (1) 小形
- (2) 低価格
- (3) 高品質
- (4) 長期安定供給
- (5) 開発期間の短縮と開発費の抑制（設計流用性）
- (6) 環境への配慮（RoHS^(注4) 対応）

3. COM Express規格概要

COM Express規格は、PICMGでCOM.0 R1.0規格として標準化されている。規格では、機能の違いにより5種類のインタフェースタイプが用意されている。本CPUボード（IZ61Z）ではPin-out Type2のピンアサインを採用している。特長は、PCI^(注5)/IDE^(注6)/GBE^(注7)を各1ポートとPCI Express最大22レーンを実装できることである。

第1表にType2に搭載可能な機能と本ボードの機能を示す。

3.1 フォームファクタ

COM Express規格では、第2表に示す2種類のフォームファクタが定義されている。PICMGでCOM.0 R1.0規格として標準化されている。フォームファクタBasicは、小形・省電力要求の高いポータブル機器への組み込みを想定している。また、フォームファクタExtendedは、高速CPU・大容量メモリ（ECC^(注8) 可能）機能を搭載できる。

各フォームファクタの実装用穴位置は規格化されており、キャリアボードはどちらのタイプのボードも搭載できるように設計することができる。

本CPUボード（IZ61Z）はExtendedのフォームファクタを採用しており、高さ8mmのコネクタを搭載している。

3.2 スタッキングコネクタ

COM Express規格では、本CPUボードとキャリ

第1表 COM Express Type2仕様

規格では、インタフェース仕様が5種類用意されているが、IZ61Zで採用したType2の仕様を示す。

機能	規格仕様 (Type2)	IZ61Z仕様	備考
I/Fコネクタ	220ピン 2列	同左	
入力電源	+12V	同左	
スタンバイ電源	+5Vスタンバイ/ +3.3V RTC電源	同左	
消費電力	最大188W	最大110W	
PCI	最大32bit/33MHz 1ポート	同左	接続可能数は、 IZ61Z：4デバイス
PCI Express	最大22レーン	×4, ×8, ×1, ×1	Shared PEG
PCI Express Graphics	最大1レーン	—	Shared PCI-e 16レーン
Express Card	最大2スロット	—	
IDE	最大1ポート	同左	
SATA	最大4ポート	2ポート	
USB 2.0	最大8ポート	4ポート	
LAN	最大1ポート	—	
LVDS	最大2チャンネル (24bit)	—	
SDVO	最大2チャンネル	—	Shared PEG
VGA/TV出力	最大1ポート	同左	
LPC	最大1ポート	同左	
GPIO	最大8ビット (I/O各4ビット)	同左	
AC97 AUDIO I/F	最大1チャンネル	同左	
SMBus	最大1ポート	同左	
WDT	最大1チャンネル	同左	
Power Management	搭載可	同左	

第2表 COM Expressフォームファクタ比較表

規格のフォームファクタ仕様であるBasicとExtendedの比較表を示す。

フォームファクタ	Basic	Extended	備考
用途	小形機器	高性能機器	
目的	省電力	高速・高信頼性	
CPU	省電力タイプ	高性能タイプ	
メモリ	SO-DIMM 1ch	DIMM (ECC可能) 2ch	
サイズ(W×D)	125×95mm	155×110mm	
高さ(H)	5 or 8mm	5 or 8mm	スタッキングの 高さ

アボードに220ピン2列のスタッキングコネクタを実装し接続する形態を定義している。

本コネクタは0.5mmピッチタイプのコネクタで、LVDS^(注9) 高速伝送6.25GHzまで対応している。これは、高速シリアル伝送PCI Express Generation2（以下、G2）を見据えているためである。

3.3 ヒートスプレッド

COM Express規格では、COM Expressボードを置き換えた時に冷却機構を変更しなくて済むように、冷却機構の取り付け方について定義している。COM Expressボードでは、ヒートスプレッドが搭載されるのでその大きさと取り付け穴が規定されている。これにより各本CPUボードでのヒートスプレッドの互換性が確保されている。ヒートスプレッドの高さは、13mmで定義されている。

3.4 基板仕様

COM Express規格では、2種類のフォームファクタに合わせて基板サイズが2種類用意されている。このボードは、Extendedフォームファクタの基板サイズを採用している。

また、高速信号のインタフェースを数種類備えており、それぞれのインタフェースについて、各基板などでの配線損失を規定している。主な高速インタフェース仕様は、以下の通りである。

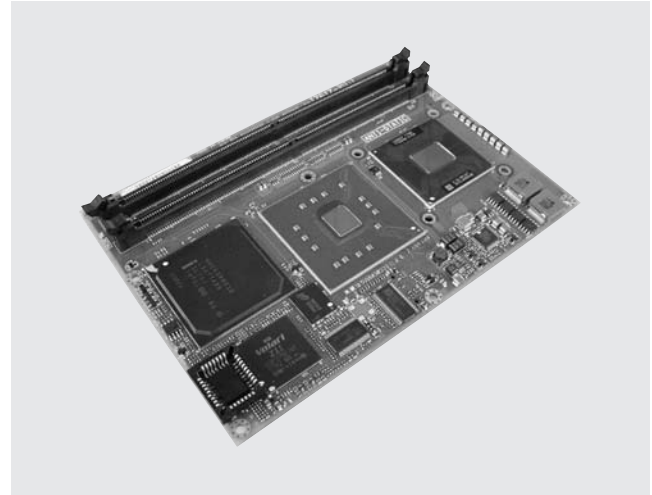
- (1) PCI Express (G2 : 5Gbps)
- (2) SATA (G2 : 3Gbps)
- (3) USB2.0^(注10) (480Mbps)
- (4) PCI Bus

4. 本CPUボード (IZ61Z) 仕様

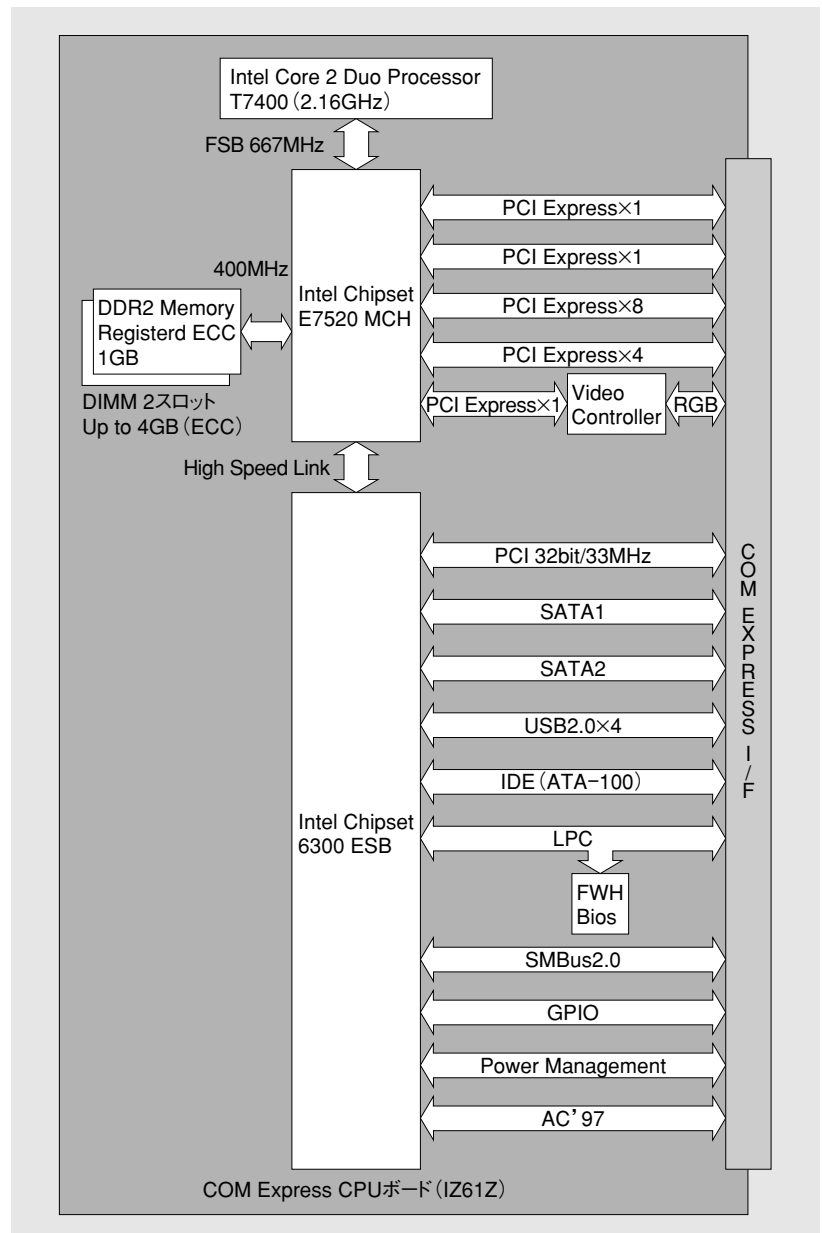
第1図に本CPUボード (IZ61Z) の外観を、第2図にブロック図を示す。また、第3表に基本仕様を、第4表にハードウェア仕様を示す。

本CPUボード (IZ61Z) は、COM Express規格に準拠しており、Extendedフォームファクタで高性能な機能を搭載している。CPUは、Intel社製Core 2 Duoを搭載しており、CPU速度は2.16GHz (FSB^(注11) : 667MHz) である。メモリは、DDR2-SDRAMを搭載することができ、スロットを2ch用意することにより同時アクセスによる高速転送を実現している。メモリ容量は、1~4GBを搭載できる。

また、次世代インタフェースとして



第1図 本CPUボード (IZ61Z) 外観
本CPUボード (IZ61Z) の外観を示す。



第2図 本CPUボード (IZ61Z) のブロック図
本CPUボード (IZ61Z) の機能をブロック図で示す。



第3表 IZ61Z基本仕様

本CPUボード (IZ61Z) の基本仕様を示す。

項目	仕様	備考
寸法 (W×D)	110×155mm	Extended
質量	0.5kg以下	ヒートシンク含む
使用電源	+12V±5% : 9A (最大値) +5.0V_STBY±5% : 200mA (最大値)	
環境	腐食性ガス無し, 導電性じんあい無し	
温度	使用温度 : 0~50°C 保存温度 : -10~60°C	
湿度	使用湿度 : 20~80%Rh (結露しないこと) 保存湿度 : 10~90%Rh (結露しないこと)	
標高	2000m以下	
振動	動作時 : 4.9m/s ² 16.7Hz XYZ方向各30分 保存時 : 14.7m/s ² 16.7Hz XYZ方向各30分	
衝撃	動作時 : 19.6m/s ² 正弦半波時間幅11ms 3回 保存時 : 147m/s ² 正弦半波時間幅11ms 3回	
コーティング	無し	オプションにより対応可能
接地	SG=FG	
冷却方式	強制空冷	
特記事項	24時間連続運転	

第4表 IZ61Zハードウェア仕様

本CPUボード (IZ61Z) の詳細機能仕様を示す。

項目	仕様	備考	
フォームファクタ	COM Express規格 Extended 対応		
COM Express I/F	Type2		
CPU Merom	Intel Core2 Duo T7400	2.16GHz	
	FSB	667MHz	
	Cache	I/D 各32kB	
チップセット (E7520) Lindenhurst	メモリ	1GB (最大4GB DIMM スロット×2)	ECC対応可能
	PCI Express	PCISIG Rev1.0a ×8, ×4, ×1, ×1 レーン	
チップセット (6300ESB) Hance Rapids	PCI	PCI Rev.2.2 32bit/33MHz 5.0V 4スロット	
	SATA	SATA1.0 2ポート	
	USB	USB2.0 4ポート	
	IDE	ATA100 1スロット	
	LPC	Super I/O, ASICs, microcontroller接続可 ISA/X-busは未対応	
	SMBus	SMBus2.0	
	GPIO	GPI 4ポート/GPO 4ポート	
	RTC	256byte CMOS RAM	
	WDT	2-stage Watchdog可能	
	Audio	AC'97	
	Interrupt	PCI, Integrated I/O, WDT等	
	Power Management	ACPI 1.0	
	グラフィック	Z11 (XGI) 相当	PCI Express接続

SATA, PCI Expressなど次世代の高速インタフェースをサポートしている。PCI Expressは500MB/s以上 (PCI比約4倍), SATAは150MB/s (ATA100比約1.5倍) の転送性能を実現している。画像処理など高い転送性能が要求されるアプリケーションに最適である。これらの次世代インタフェースはシリアル伝送を特長としており, 少ない信号線で接続可能なためプリント板設計が容易になり, 信頼性の向上を図ることができる。

そのほか本CPUボードは, 豊富な機能を搭載しており, グラフィックス機能として, 最大1600×1200ピクセル (1670万色) を搭載している。

また, 一般的なPC機能はすべてサポートしており, 組み込み機器で必要とされるGPIO^(注12)機能なども搭載している。PCIやIDEといったレガシーインタフェース機能も搭載し, インタフェース規格の過渡期においても, 新旧インタフェースが混在したシステムを構築することができる。

5. む す び

以上のように, 本CPUボード (IZ61Z) は, 最先端のコンピュータ回路技術に対応した標準仕様であるCOM Expressに準拠した高性能なCPUボードである。

画像処理, 通信処理といった様々なアプリケーションを実現するためのCPUボードとして, 数多くの制御装置への適用と幅広い応用が期待されている。

(注記)

注1: PICMG (PCI Industrial Computer Manufacturers Group) は, 450社以上の企業によるコンソーシアムであり, 高性能電気通信や産業用コンピュータなどのオープン標準の策定

を行っている。

注2：SATA (Serial Advanced Technology Attachment) は、コンピュータと補助記憶用ドライブ (ハードディスクや光学ドライブ) との接続方式である。

注3：PCI Express (Peripheral Component Interconnect) は、2002年にPCI-SIG (グループ) によって策定されたI/Oシリアルインタフェース (拡張バス的一种) である。

注4：RoHS (Restriction of Hazardous Substances: 危険物質に関する制限) は、電子・電気機器における特定有害物質の使用制限についての欧州連合 (EU) による指令である。

注5：PCI (Peripheral Component Interconnect) は、コンピュータ用拡張バスアーキテクチャである。

注6：IDE (Integrated Drive Electronics) は、ハードディスク接続用のインタフェース規格である。

注7：GBE (Giga Bit Ethernet) は、1GB/sの仕様のEthernetの規格である。

注8：ECC (Error Check and Correct) は、RAMモジュールのエラー訂正機能である。

注9：LVDS (Low Voltage Differential Signaling) は差動信号システムであり、2つの異なる電圧を送信し受信側で両者を比較するものである。TIA/EIA-644でその規格が定められている。

注10：USB (Universal Serial Bus) は、コンピュータに周辺機器を接続するためのシリアルバス規格の1つである。

注11：FSB (Front Side Bus) は、Intel社製の一部のCPUの外部接続をするためのバス (CPUバス) の名称である。

注12：GPIO (General Purpose Input Output) は、汎用入出力の略語である。

・本論文に記載されている会社名・製品名などは、それぞれの会社の商標又は登録商標である。

《執筆者紹介》



生路裕一 Hiroichi Ikuji

コンピュータ関連ハードウェアの開発
発に従事