

デジタルリレーのCPUユニット更新手法

🔗 CPUユニット、保守部品、互換性、自動試験

* 山口浩史 Hiroshi Yamaguchi
** 白砂浩章 Hiroaki Shirasuna

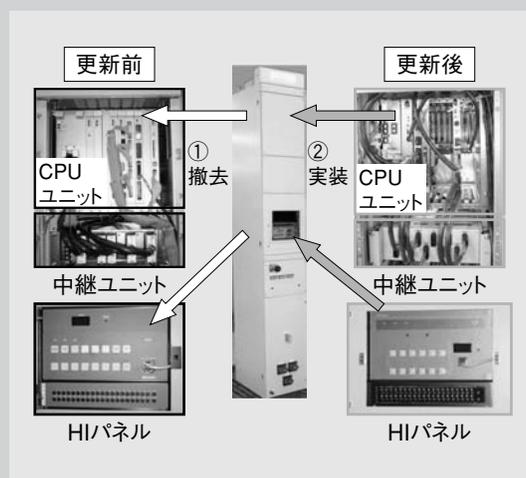
** 寺田敦彦 Atsuhiko Terada
** 渋谷尚良 Takayoshi Shibuya

概要

近年のCPU関連の部品は、改廃・更新周期が短い。このような状況を考慮せず、部品改廃があるごとに新しいハードを採用していくことは、その都度新たに保守部品の種類が増えることになる。

今回CPU関連の部品の改廃で保守困難となった場合に、現地にある第二世代リレーのCPU部をユニットで交換する方法を検討した。

また、自動試験システムを採用することで、現地での送電線保護リレー1回線当たりのアナログ入力回路の確認試験時間を約1/5に短縮でき、作業効率を向上することができた。



更新対象

1. ま え が き

32bitの第二世代デジタルリレーは1995年に実用化されてから、送電線保護や機器保護などの保護リレーに幅広く適用されてきた。しかし、半導体技術の急速な進歩はデジタル構成部品の更新周期を短くし、装置寿命より以前に保守対応が困難な状況になる恐れがある。

今までは改廃の度に、その時の技術を用いて個別対応を図ってきたが、機種によっては新しい技術の適用が困難な製品も有り、保守部品を増やす結果となった。お客様にとっても管理していく部品が多種多様になっていく状況になる。

また、一部部品の改廃により盤全体を交換する方法で対応することは、コストや交換作業の長期化などお客さまへの負担も大きくなる。負担が大きいと更新作業の機会が少なくなり、結果、既設

装置のリプレース周期を長くすることになる。この悪循環で更に保守対応を困難にする恐れがある。

そこで更新周期の短いCPU関連の部品と更新周期の比較的長い盤板金、補助リレー、入力変換器とを区分けして対応を考えることにした。

本稿では、第二世代デジタルリレーのCPUユニットを、新ハード・新技術を採用したCPUユニットに現地で交換するための手法を検討し、デジタルリレーの延命化及び、現地受け入れ試験の短縮化の手法を検討したので紹介する。

2. CPUユニット交換

近年のCPU関連の部品は、改廃・更新周期が短い。このような状況を考慮せず、部品改廃がある度に新しいハードを採用していくことは、その都度新たに保守部品の種類が増えることになる。

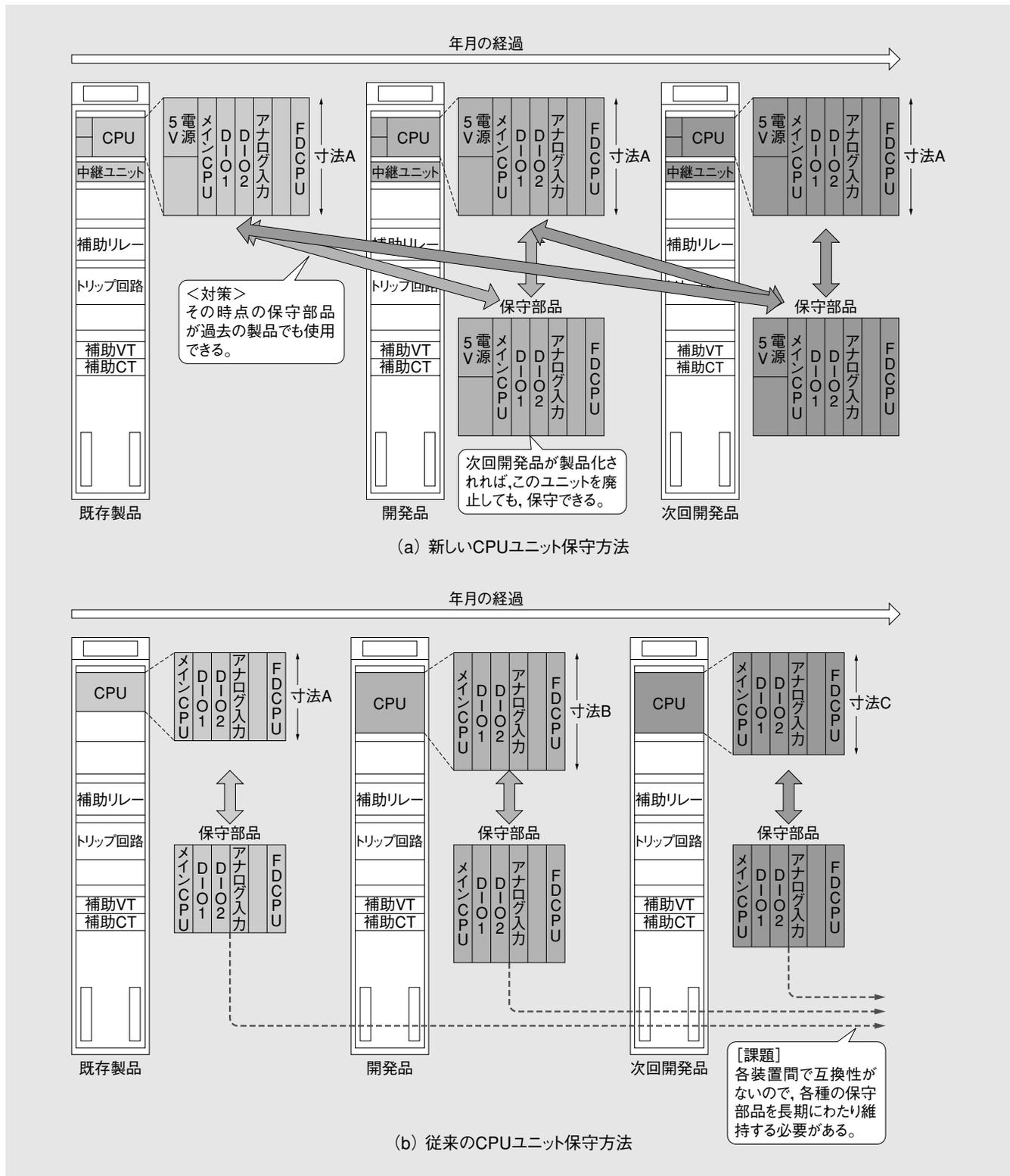
今回、CPU関連の部品の改廃で保守困難となっ

た場合に、第二世代のCPU部をユニットで交換する方法を検討した。

第一世代と第二世代のCPUユニットに互換性はない。第二世代は第一世代で実現できなかった保護機能の向上とユーザフレンドリなHI (Human Interface) の実現を目的に開発された。そのため、

データ量は増大し、CPUを16bitから32bitにし、OSを標準搭載とした。また、実装効率を上げるため、CPUボード1枚当たりの機能集約を図った。具体的には、目的に合わせて

- (1) データ量に見合うシステムバスの最適化
- (2) 機能集約によるCPUボード寸法の増大



第1図 CPUユニット更新比較 (イメージ)

従来は新たに開発が行われると保守部品が増えていったが、新しい手法では新たに開発が行われても、保守部品は常に一定数量となる。

(3) システムバス見直しによるコネクタ形状の変更などを行ったため、第一世代と第二世代ではCPUユニットの互換性がない。

そこで、今回その点を考慮し互換性を持たせるため、

- (1) システムバスの廃止
- (2) プリント板寸法の固定
- (3) 中継ユニットによるコネクタの変換

などを社内規定で明文化することで、将来にわたってCPUユニット交換が行えることを目指した。

CPUユニット関連の仕様を固定したので、既設装置の保守部品で対応困難になっても、その時点で標準化された新しいCPUユニットで保守が可能となる。また、保守部品の種類も常に限定できる。第1図にCPUユニットの更新比較をイメージで示す。

3. 新ハード適用の利点

機能集約をすることで部品点数を削減することは信頼度向上につながる。第二世代と比べて、システムバス廃止で関連部品が省略され、汎用技術の応用で従来複数の部品で実現していた機能をチップ化することができた。第1表に示すように、CPUユニットの平均故障間隔 (MTBF) は向上した。

また、アナログ入力処理やリレー演算など各ボードにCPUを搭載して機能ごとに分散処理をしていたマルチCPU構成から、メインCPU1枚で各機能処理する機能集約形にすることで、信頼性確保と同時に省エネも実現した。装置構成にもよるが変圧器保護装置を例にとると、第二世代ではDC110Vで170W程度の消費電力であったが、今回の開発品ではDC110Vで80W程度の消費電力となり、約1/2に省エネを実現できた。

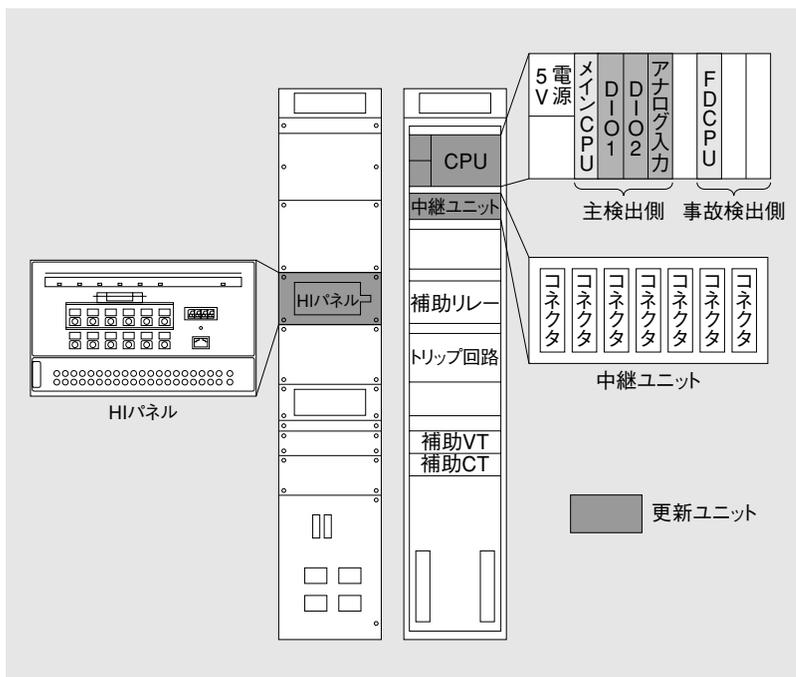
4. 更新方法

第2図に更新対象ユニットの配置図を示す。第二世代デジタルリレーでは、前面保守対応を可能とするため、CPUユニットと他のユニットを接続

第1表 CPUユニットのMTBFの比較

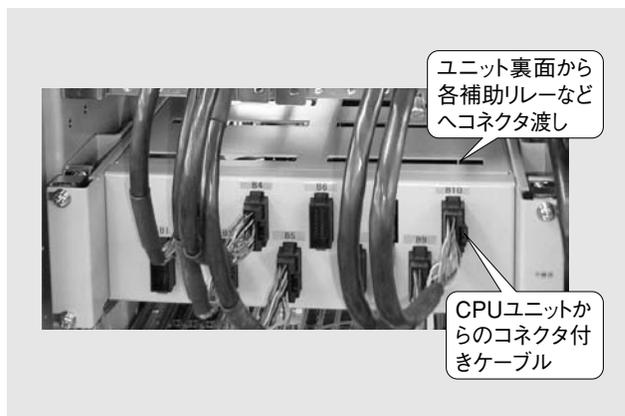
CPUユニットに使用される部品のFIT数からMTBFを換算し、開発品の信頼度が向上していることが数値で確認できる。

分類	機種	ボード枚数	故障発生率 (FIT数)
			(MTBF : 年)
第二世代	変圧器保護装置	20	121,335
			0.94
開発品	同上	14	90,272
			1.26



第2図 更新対象ユニットの配置図

今回の開発ではCPUユニットと中継ユニット、HIパネルが交換対象となる。



第3図 中継ユニット

正面でCPUユニットからのコネクタ付きケーブルを接続し、ユニット内でピンサインやコネクタ形状などを変換し、補助リレーなどのコネクタと接続するためのインターフェース部となる。

する中継ユニットを標準実装している。今回、この中継ユニットでユニット間に生じるコネクタのピンサインや形状の差異を吸収することにした。

第3図に示す中継ユニットがユニット間のイン

タフェースとなることで、CPUユニット更新時には既設の盤内配線はそのまま流用できる。また、CPUユニットと接続する配線はすべてコネクタケーブルにすることで、作業性が向上し、信頼度も向上した。

HIパネルについては、第二世代と今回開発品では情報の授受を行う対象のCPUが異なるので、交換対象としている。

5. 自動試験

CPUユニットの交換は現地で行うことから、作業環境や試験環境は自社内とは大きく異なる。また、確認試験のために当該装置を長期間停止することは運用上容易ではない。

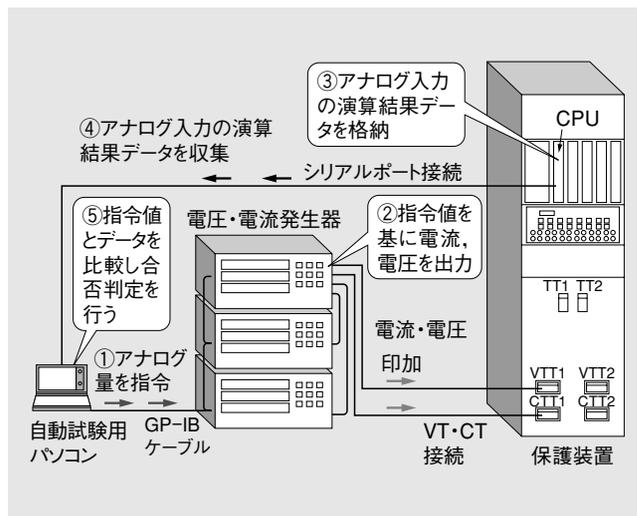
CPUユニット一式の交換を行うことから、社内試験では当該CPUユニットを検証装置に組み込んで行うことができる。そこで単体試験・総合試験を実施して、保護リレー機能を満足すること、中継ユニット配線及びコネクタケーブル配線が正しいことが確認できる。

社内で確認できないものとしては、現地盤のアナログ入力回路（AI）、デジタル入出力回路（DI/O）の接続確認となるが、CPUユニットと他のユニットはすべてコネクタケーブルで接続するため、インタフェース部分、つまり中継ユニットでの接続確認でよい。

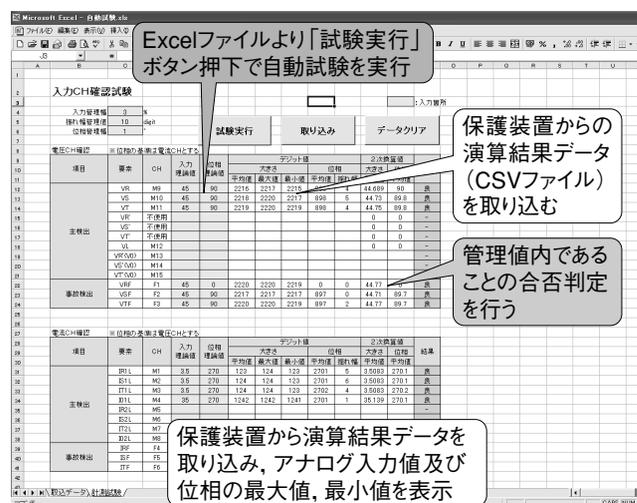
リレー特性を最終的に確認するためには、現地の補助CT、VTを組み合わせた試験を実施する必要がある。複数のリレー要素がシーケンスで組み合わせられているため、試験条件が多岐にわたり、CPUユニット更新後、最も時間を要する項目となる。今回、このアナログ入力回路の確認試験の自動化を検討した。

第4図にアナログ入力回路の自動試験システムを示す。自動試験システムでは、従来のリレー特性試験で使用している電圧・電流発生器をパソコンから制御する。また、パソコンと保護装置間はメンテナンス用として標準実装しているシリアル伝送を使用し、保護装置に入力されたアナログ量をパソコンへデータ転送する。

パソコンからの電圧・電流の指令値と保護装置から収集した演算後の電流・電圧値を比較し、規定の誤差範囲内であることの合否判定を自動的に



第4図 自動試験システム
試験に必要な電流-電圧制御，データ記録及び合否判定をパソコンで自動に行う。



第5図 自動試験結果の出力例
汎用ソフトを流用でき、視認性が良く、合否確認ができる。

行う。パソコンへ転送するデータは、補助CT・VTからA/D変換器、デジタルフィルタまでの保護装置のトータルの入力となり、リレー特性を確認することができる。第5図に試験結果の出力例を示す。

この自動試験システムを採用することで、送電線保護リレー1回線当たりのアナログ入力回路の確認試験時間は約1/5に短縮できる。

自動試験の対象外となったDI/Oインタフェースの内、デジタル出力部（DO）については、第二世代デジタルリレーと同様、HI試験設定の強制制御により、故障表示出力及びトリップ出力を容易に確認することができる。

デジタル入力部（DI）についても、リレーシー

ケンス処理に必要な遮断器、断路器などの条件をリレー盤に取り込んでいるため、外部機器操作を行うことにより、HIの運用状態画面で確認できる。

6. む す び

CPUユニットと中継ユニット間のコネクタケーブルの標準化及び自動試験の採用により、信頼性が高く、効率的に且つ既設の外部ケーブルを外すことなく交換作業が行えることが確認できた。これにより、CPUユニットの更新によるデジタルリレーの延命化が実現可能と考える。また、今後お客様に管理していただく保守部品の種類も限定できる。更新作業時間も盤交換に比べて短縮することができ、お客様作業の負担低減にもなる。

今後はいずれ部品寿命を迎えることが考えられるトリップ回路や補助リレーなどの更新についても検討を進めていく所存である。

・本論文に記載されている会社名・製品名などは、それぞれの会社の商標又は登録商標である。

《執筆者紹介》



山口浩史 Hiroshi Yamaguchi
保護・制御装置のシステム企画に従事



寺田敦彦 Atsuhiko Terada
保護・制御装置のシステム開発に従事



白砂浩章 Hiroaki Shirasuna
保護・制御装置のシステム開発に従事



渋谷尚良 Takayoshi Shibuya
保護・制御装置の構造設計に従事